

**Vortrag von Fraunhofer ISIT auf der  
EBL in Fellbach  
18.-19. Februar 2020**

*Vortrag zum Thema:*

**Sichere Verarbeitung von Bottom Termination Components am Beispiel von  
01005 Dioden - Vom empfohlenen Pad-Design zum zuverlässig gelöteten  
Bauteil**

**Safe processing of bottom termination components on the ex-ample of 01005  
diodes - From recommended pad design to reliable soldered components**

*Helge Schimanski, Fraunhofer ISIT, Itzehoe, Deutschland*

[helge.schimanski@isit.fraunhofer.de](mailto:helge.schimanski@isit.fraunhofer.de)

*Hans-Jürgen Funke, Nexperia Germany GmbH, Hamburg, Deutschland*

[hans-juergen.funke@nexperia.com](mailto:hans-juergen.funke@nexperia.com)

## **Kurzfassung**

Dioden der Größe 01005 (0,4 x 0,2 mm<sup>2</sup>) stellen den SMD-Fertigungsprozess vor neue Herausforderungen. Miniaturisierte Bauelementabmessungen und verdeckt liegende Anschlussflächen von sogenannten Bottom Termination Components (BTC) müssen im Verarbeitungsprozess berücksichtigt werden. Im Rahmen einer Untersuchung werden verschiedene Aspekte einer „Application Note“ für einen Baugruppenfertigungsprozess beleuchtet. Hierzu wird aus mehreren Varianten das optimale Leiterplattenlayout durch Fertigungsversuche ermittelt und einschränkende Randbedingungen bei der Leiterplattendimensionierung thematisiert. Reproduzierbare Lotpastendruckparameter werden mit Hilfe einer 3D-Lotpasten-Inspektion (SPI) bestimmt und eine geeignete Lotpasten-Druckschablonen Kombination definiert. Die Bestückparameter werden getestet und eine qualifizierte Lötprofilierung durchgeführt. Verifiziert werden die Untersuchungen durch optische Inspektion und Röntgenanalyse, sowie Höhenprofilmessungen und metallographische Querschliffpräparation. Ergebnisse von Zuverlässigkeitstests auf Leiterplatten unter Verwendung der erarbeiteten Layoutvariante werden präsentiert.

## **Abstract**

Diodes of size 01005 (0.4 x 0.2 mm<sup>2</sup>) pose new challenges for the SMD manufacturing process. Miniaturized component dimensions and hidden terminations of Bottom Termination Components (BTC) must be taken into account during the manufacturing process. As part of an investigation, various aspects of an "Application Note" for an assembly manufacturing process are highlighted. For this purpose, the optimum PCB layout is determined by manufacturing trials. Limitations in the PCB dimensioning are discussed. Reproducible solder paste printing parameters are determined by means of a 3D solder paste inspection (SPI) and a suitable combination of solder paste and stencil is defined. The placement parameters are tested and a qualified solder profiling was performed. The investigations are verified by optical inspection and X-ray analysis, as well as height profile measurements and metallographic cross sections. Results of reliability tests on printed circuit boards using the developed layout variant are presented.