

FRAUNHOFER INSTITUT FÜR SILIZIUMTECHNOLOGIE

# PRESSEMITTEILUNG

## **Chiplet-Innovationen aus Itzehoe für Europa: Ministerpräsident Daniel Günther überreicht Förderbescheid von 5,2 Mio. Euro an das Fraunhofer ISIT für die APECS-Pilotlinie**

**Itzehoe, 22.01.2025** – Schleswig-Holstein setzt ein starkes Zeichen für die Zukunft der Halbleitertechnologie: Als führender Innovationsstandort im Norden Deutschlands stärkt das Bundesland gezielt die Mikroelektronikforschung. In diesem Kontext erhielt das Fraunhofer-Institut für Siliziumtechnologie ISIT heute hohen Besuch: Ministerpräsident Daniel Günther überreichte einen Fördermittelbescheid in Höhe von 5,2 Millionen Euro für die Pilotlinie "Advanced Packaging and Heterogeneous Integration for Electronic Components and Systems" (APECS). Diese Unterstützung aus dem Landesprogramm Wirtschaft ist ein bedeutender Schritt zur Stärkung des Halbleiterstandorts Schleswig-Holstein und zur Umsetzung der Ziele des EU Chips Acts.

Die Pilotlinie für „Advanced Packaging and Heterogeneous Integration for Electronic Components and Systems« (kurz APECS) ist ein wichtiger Baustein des EU Chips Acts, um Chiplet-Innovationen voranzutreiben und die Forschungs- und Fertigungskapazitäten für Halbleiter in Europa zu erhöhen. Die in der Forschungsfabrik Mikroelektronik Deutschland (FMD) kooperierenden Institute arbeiten eng mit weiteren europäischen Partnern am Aufbau der APECS-Pilotlinie und leisten damit maßgeblich einen Beitrag, Europas technologische Resilienz zu stärken und somit auch die globale Wettbewerbsfähigkeit in der Halbleiterindustrie zu steigern. Als eines der in der FMD kooperierenden Institute repräsentiert das Fraunhofer Institut für Siliziumtechnologie ISIT den Halbleiterstandort Schleswig-Holstein in den europäischen Pilotlinien. Die Landesregierung fördert die APECS-Pilotlinie mit 5,2 Millionen Euro aus dem Landesprogramm Wirtschaft. Das hat das Kabinett am 14. Januar 2025 beschlossen.

„Die Mikrochips der nächsten Generation werden made in Europe sein, entwickelt und gefertigt auch mit Know-how aus Schleswig-Holstein. Die Stärke des Fraunhofer ISIT beim Transfer von Wissen aus der Forschung in die industrielle Fertigung ist in diesem Projekt besonders gefragt. Als Land sind wir sehr stolz, dass Sie am Aufbau einer Pilotlinie für die Entwicklung und Fertigung von neuesten Mikrochips maßgeblich mitwirken. Ihre Forschung in diesem Projekt finanziell zu

unterstützen, ist für unser Land, Deutschland und Europa sehr gut angelegtes Geld“, sagte Ministerpräsident Daniel Günther zur Übergabe des Förderbescheids.

Insgesamt fließen rund 33 Millionen Euro von Land, Bund und EU in den kommenden Jahren an das ISIT. Sowohl großen Industrieunternehmen als auch KMU und Start-ups wird die Pilotlinie einen niederschweligen Zugang zu Cutting Edge-Technologien ermöglichen und für sichere, resiliente Halbleiterwertschöpfungsketten sorgen. APECS wird durch Chips Joint Undertaking und durch nationale Förderungen von Belgien, Deutschland, Finnland, Frankreich, Griechenland, Österreich, Portugal und Spanien im Rahmen der »Chips for Europe« Initiative kofinanziert. Die Gesamtfinanzierung für die APECS-Pilotlinie beläuft sich auf 730 Millionen Euro über 4,5 Jahre.

„Es ist ein großer Erfolg für das Fraunhofer ISIT im Rahmen von APECS seine technologischen Fähigkeiten zu erweitern, neue Technologien für die Chipintegration zu entwickeln, und den Halbleiterstandort Itzehoe als Teil dieser High-Tech Pilotlinie im Rahmen des EU Chips Act zu positionieren,“ betont Institutsleiter Prof. Dr. Holger Kapels am Abend der Kabinettsentscheidung. Europa verfügt über ein dynamisches Ökosystem aus führenden Unternehmen in traditionellen Branchen, kleinen und mittleren Unternehmen (KMU) sowie Start-ups, deren Wettbewerbsvorteil auch auf fortschrittlichen Halbleiterlösungen, die die Basis für Innovationen bilden, beruht. Diese Unternehmen stehen heute jedoch vor der Herausforderung, dass der Zugang zu fortschrittlichen Technologien aufgrund fehlender Ressourcen in Europa begrenzt ist. Die Europäische Kommission investiert im Rahmen des EU Chips Acts erhebliche Mittel in die Stärkung von Halbleitertechnologien und -anwendungen in der EU. Damit sollen die technologische Resilienz Europas erhöht, Liefer- und Wertschöpfungsketten gesichert und Innovationen in Schlüsselbranchen, wie Künstliche Intelligenz, Mobilität, Produktion, Informations- und Kommunikationstechnologien, vertrauenswürdige und ökologisch nachhaltige Elektronik sowie neuromorphes und Quantencomputing vorangetrieben werden.

Die APECS-Pilotlinie setzt hier beim skalierbaren Industrietransfer neu entwickelter Innovationen im Bereich Heterointegration\*, insbesondere beim Einsatz neuer Chiplet\*\*-Technologien an und schlägt so die Brücke zur anwendungsorientierten Forschung. APECS geht über herkömmliche »System-in-Package-Methoden« (SiP) hinaus und zielt darauf ab, robuste und vertrauenswürdige heterogene Systeme zu liefern, die die Innovationsfähigkeit der europäischen Halbleiterindustrie erheblich steigern.

Im Rahmen der Pilotlinie konzentriert sich das Fraunhofer ISIT auf die heterogene Integration innovativer Funktionsmaterialien in komplexe Halbleitersysteme und Technologien wie MEMS, III/V-Halbleiter sowie neuartige Glassubstrate. „Neben erheblichen Investitionen in modernste Maschinen zur Halbleiterprozessierung werden wir in den nächsten Jahren vor allem den Zugang zu unserer Infrastruktur niederschwelliger gestalten. So sollen lokale, überregionale und internationale Industrieunternehmen und KMUs stärker in die Entwicklungen am ISIT einbezogen

werden,“ erläutert Dr. Michael Mensing, APECS-Projektkoordinator am Fraunhofer ISIT: „Hiermit möchten wir der wachsenden Mikroelektronik in Schleswig-Holstein und Großraum Hamburg weiteren Aufschwung verleihen. Zudem dienen wir als lokaler Ansprechpartner für den Zugriff auf das Halbleiter-Ökosystem in Europa und die im Aufbau befindlichen Pilotlinien.“

Investitionen in strategische Projekte wie APECS im Rahmen des EU Chips Acts sind von entscheidender Bedeutung, um Europa als unverzichtbaren Partner in der globalen Technologiebranche zu positionieren. Deutschland nimmt in diesem Bestreben eine Schlüsselrolle ein – sowohl als führender Forschungsstandort als auch als treibende Wirtschaftskraft. Dank der erheblichen Förderung durch das Bundesministerium für Bildung und Forschung (BMBF) und der Bundesländer Schleswig-Holstein, Sachsen, Berlin, Bayern, Baden-Württemberg, Nordrhein-Westfalen, Brandenburg und Sachsen-Anhalt ist es in den kommenden Jahren möglich, die FuE-Infrastruktur im Rahmen der APECS-Pilotlinie weiter auszubauen. Dies ist ein wichtiger Schritt, um die langfristige wirtschaftliche Stabilität Deutschlands und Europas zu sichern.

»Fraunhofer spielt eine zentrale Rolle bei der Umsetzung von Großprojekten wie APECS, die die Innovationskraft und technologische Resilienz Deutschlands stärken«, betont Prof. Holger Hanselka, Präsident der Fraunhofer-Gesellschaft. »Durch unsere praxisnahe Forschung und die enge Zusammenarbeit mit Industrie, Wissenschaft und politischen Partnern schaffen wir die Grundlage, um neueste Technologien nicht nur zu entwickeln, sondern auch in die industrielle Anwendung zu bringen. Die APECS-Pilotlinie steht exemplarisch für den Brückenschlag zwischen Forschung und Wirtschaft und unterstreicht, wie eine enge Kooperation mit Ministerien und anderen Partnern die Stellung von Europa am globalen Mikroelektronikmarkt nachhaltig sichern kann.«

### **Innovationen genau dort, wo die europäische Industrie sie am dringendsten benötigt**

Die APECS-Pilotlinie zielt darauf ab, neue Funktionalitäten durch die sogenannte »System Technology Co-Optimization« (STCO) zu aktivieren und Integrationstechnologien zu vereinheitlichen. Dies wird es Unternehmen ermöglichen, fortschrittliche Produkte auch in kleinen Stückzahlen zu wettbewerbsfähigen Kosten zu entwickeln. Durch die Bereitstellung einer Vielzahl von Technologien in einem One-Stop-Shop wird APECS zukünftig Europas führender Hub für Advanced Packaging und Heterointegration und nimmt damit eine entscheidende Schlüsselrolle für die europäische Mikroelektronik ein.

Als treibende Kraft für die Zusammenarbeit zwischen europäischen Forschungseinrichtungen, Industrie und universitärer Forschung fördert die APECS-Pilotlinie ein lebendiges Innovationsökosystem. Als umfassende Plattform integriert APECS ein end-to-end Design sowie Pilotproduktionskapazitäten und ermöglicht so die Weiterentwicklung von Innovationen von der Spitzenforschung zu realisierbaren, skalierbaren Fertigungsverfahren.

APECS wird eine entscheidende Rolle beim Übergang Europas zu einer klimaneutralen und kreislauforientierten Wirtschaft übernehmen, indem es Ökodesign und nachhaltige Fertigungsinitiativen vorantreibt.

### **Innovation durch starke Zusammenarbeit auf mehreren Ebenen**

Die APECS-Pilotlinie baut auf den in der Forschungsfabrik Mikroelektronik Deutschland (FMD) geschaffenen Strukturen auf. In Deutschland sind insgesamt zwölf Institute des Fraunhofer-Verbunds Mikroelektronik sowie die zwei Leibniz-Institute FBH und IHP an APECS beteiligt. Geleitet werden die Arbeiten von der Geschäftsstelle in Berlin.

Prof. Albert Heuberger, Sprecher des Fraunhofer-Verbunds Mikroelektronik und Vorsitzender des Lenkungskreises der FMD, betont: »Der Erfolg des EU Chips Acts beruht auf starken Partnerschaften und vielseitigem Know-how. Genau das bringt die FMD mit, indem sie die Stärken von dezentral organisierten Forschungseinrichtungen miteinander verbindet. Auf diesem Fundament baut auch APECS auf und kann daher zu einer langfristig zugänglichen Pilotlinie für alle europäischen Interessengruppen über die gesamte Wertschöpfungskette hinweg werden. Zusammen mit den anderen Pilotlinien im Rahmen des EU Chips Acts ist APECS eine entscheidende Komponente für Heterointegration und Advanced Packaging einer übergeordneten pan-europäischen Mikroelektronik-Pilotlinie.«

In einem starken europäischen Konsortium bündelt APECS die technologischen Kompetenzen, Infrastrukturen und das Know-how von insgesamt zehn Partnern aus acht europäischen Ländern: Deutschland (Fraunhofer-Gesellschaft als Koordinator, FBH, IHP), Österreich (TU Graz), Finnland (VTT), Belgien (imec), Frankreich (CEA-Leti), Griechenland (FORTH), Spanien (IMB-CNM, CSIC) und Portugal (INL). Die APECS Pilotlinie wird von der Fraunhofer-Gesellschaft koordiniert und von der Forschungsfabrik Mikroelektronik Deutschland (FMD) implementiert.

### **Über das Fraunhofer-Institut für Siliziumtechnologie (ISIT)**

Das Fraunhofer ISIT mit Sitz in Itzehoe entwickelt und fertigt kundenspezifische Bauelemente für die Mikrosystemtechnik und Leistungselektronik. Es deckt die gesamte Wertschöpfungskette von der Prozess- und Bauteilsimulation über die Prozessentwicklung bis hin zur kompletten Komponente in einer 8"-Fertigungsumgebung ab, insbesondere für Hochleistungsanwendungen. Lokale und externe Industriepartner bieten das Potenzial für die Industrialisierung. Wichtige Anwendungsgebiete sind die Energie- und Automobiltechnik, die Konsumgüterindustrie, die Medizintechnik sowie die Kommunikations- und Automatisierungstechnik. <https://www.isit.fraunhofer.de/>

### **Über die Forschungsfabrik Mikroelektronik Deutschland (FMD)**

Die FMD als Kooperation des Fraunhofer-Verbunds Mikroelektronik mit den Leibniz-Instituten FBH und IHP ist die zentrale Anlaufstelle für alle Fragestellungen rund um die mikro- und nanoelektronische Forschung und Entwicklung in

Deutschland und Europa. Als One-Stop-Shop verbindet die FMD seit 2017 wissenschaftlich exzellente Technologien und Systemlösungen ihrer 13 kooperierenden Institute aus Fraunhofer-Gesellschaft und Leibniz-Gemeinschaft zu einem kundenspezifischen Gesamtangebot. Unter dem virtuellen Dach der FMD entstand somit der europaweit größte Zusammenschluss dieser Art mit inzwischen mehr als 4900 Mitarbeiterinnen und Mitarbeitern und einer einzigartigen Kompetenz- und Infrastrukturvielfalt. [www.forschungsfabrik-mikroelektronik.de](http://www.forschungsfabrik-mikroelektronik.de)

### **Über den EU Chips Act**

Die Ziele des EU Chips Acts werden durch drei Handlungsstränge erreicht: die »Chips for Europe«-Initiative, »Versorgungssicherheit und Resilienz« sowie »Überwachung und Krisenmanagement«. Die APECS-Pilotlinie ist Teil der »Chips für Europa«-Initiative, die darauf abzielt, den Aufbau technologischer Kapazitäten und Innovationen in großem Maßstab in der gesamten Union zu unterstützen und die Entwicklung und den Einsatz modernster Halbleiter- und Quantentechnologien der nächsten Generation zu ermöglichen. Der Aufbau von Pilotlinien für die Herstellung von Halbleiterchips in Europa ist daher eine wichtige Vorgabe des EU Chips Acts. Bei diesen Pilotlinien handelt es sich um spezialisierte Infrastruktur, die neu entwickelte Technologien und Fertigungsverfahren im Bereich der Chipproduktion testen, bevor sie in großem Maßstab kommerziell umgesetzt werden. <https://www.apecs.eu/>

### **\*Über Heterointegration**

Die Halbleiterforschung und -entwicklung ist das Herzstück der aktuellen technologischen (R)Evolutionen, die von Künstlicher Intelligenz und Hochleistungsrechnen über moderne Verteidigungssysteme bis hin zu Robotik, Leistungselektronik, drahtloser Kommunikation, E-Health, Quantentechnologien und mehr reichen. Solche zukünftigen elektronischen Systeme werden immer mehr Funktionen erfordern, die nicht von einem einzigen Chip geleistet werden können, selbst wenn fortschrittliche sogenannte System-on-Chip (SoC) Konzepte verwendet werden. Heterointegration wird über die aktuellen System-in-Package-Ansätze (SiP) hinausgehen und ist für elektronische Systeme und Geräte der nächsten Generation, die auf zukünftigen CMOS-Knoten, SiGe, SiC, III/Vs wie GaAs oder GaN und allen verschiedenen Arten von mikroelektromechanischen Systemen (MEMS) basieren, von entscheidender Bedeutung.

### **\*\*Über Chiplets**

Die Idee hinter Chiplets ist, verschiedene Arten von Intellectual Property (IP) zu verwenden, die für bestimmte Funktionen genutzt werden können. Unter IP-Cores wird ein vielfach einsetzbarer, vorgefertigter Funktionsblock eines Chipdesigns in der Halbleiterindustrie verstanden. Meist wird dieser als geistiges Eigentum des Entwicklers weiter an andere IC-Designer lizenziert, um ihn in ein anderes, meist größeres, IC-Design zu integrieren. Die verschiedenen Blöcke sind dabei bereits getestet und können wie ein Puzzle zusammengesetzt werden, sodass man

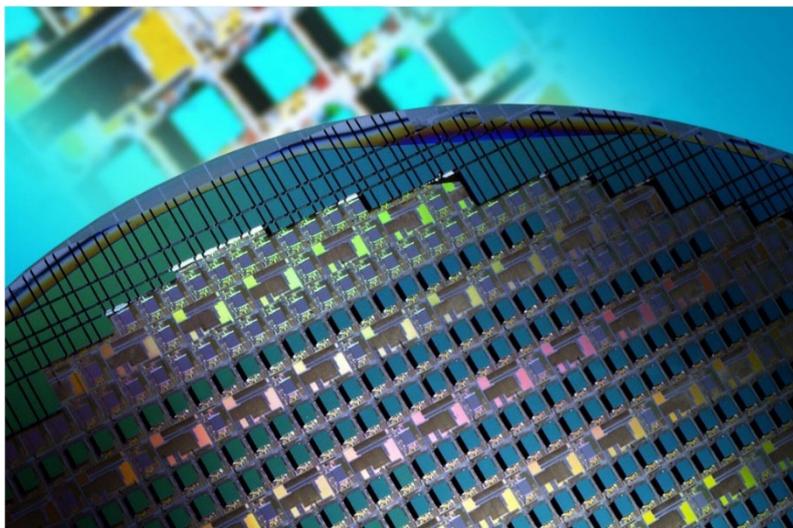
vorhandene IC-Strukturen verwenden und nur Teile neu entwerfen muss. Ein Chiplet ist also kein voll funktionsfähiger Einzelchip, sondern ein Teil eines Chips, den man mit anderen Funktionselementen kombinieren kann. Die Konzepte und ersten Implementierungen von Chiplets versprechen nicht nur höhere Integrationsdichten, sondern berühren auch Umwelteigenschaften der Elektronik in Bezug auf Ressourceneffizienz, kritische Rohstoffe, Modularität und Wiederverwendbarkeit von Designblöcken.



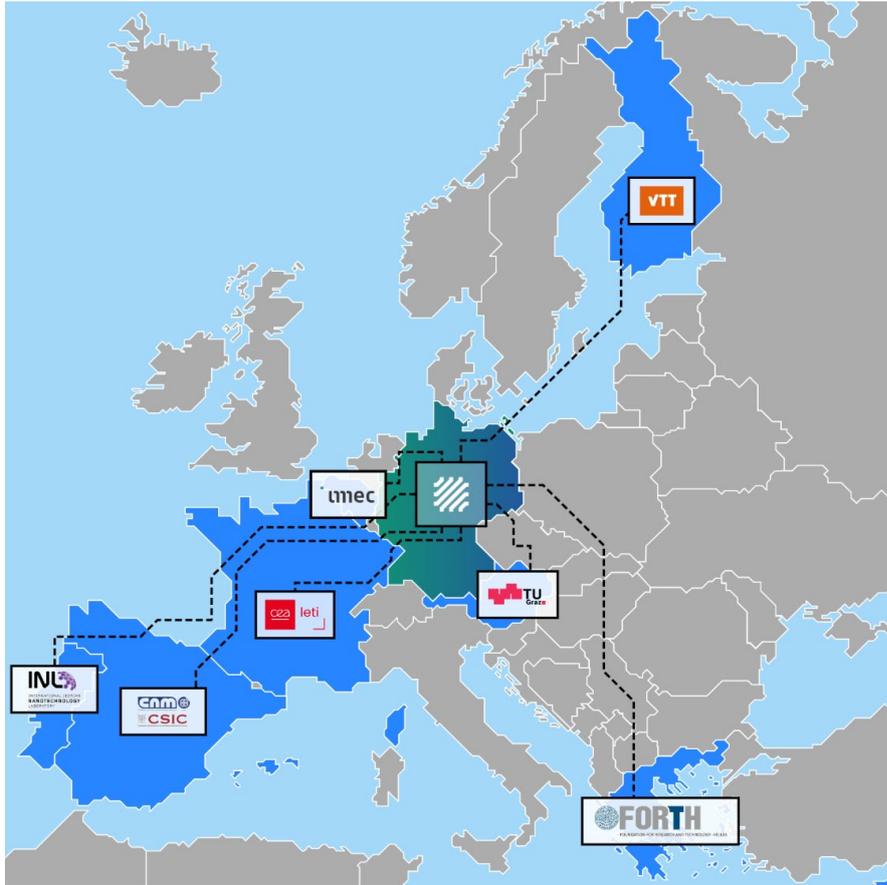
Post-CMOS Reinraum am  
Fraunhofer ISIT in  
Itzehoe.  
© Fraunhofer ISIT



Im Rahmen der APECS-  
Pilotlinie wird in den  
kommenden Jahren die  
FuE-Infrastruktur für  
Halbleitertechnologien  
und -anwendungen  
weiter ausgebaut.  
© loewn | Bernhard



Post-CMOS  
Drucksensor-Chiplets  
mit Wafer-level  
Gehäusen vor ihrer  
Separierung.  
© Fraunhofer ISIT



Europäische Partner  
der APECS Pilotlinie  
© FMD

Pressekontakt:

Claudia Buschmann  
Fraunhofer Institut für Siliziumtechnologie  
Fraunhoferstraße 1  
25524 Itzehoe  
[claudia.buschmann@isit.fraunhofer.de](mailto:claudia.buschmann@isit.fraunhofer.de)